

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
СХІДНОУКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
імені ВОЛОДИМИРА ДАЛЯ

МЕТОДИЧНІ ВКАЗІВКИ

до виконання лабораторних робіт із дисципліни

«МІКРОПРОЦЕСОРНА ТЕХНІКА»

*(для здобувачів вищої освіти спеціальності 141 «Електроенергетика,
електротехніка і електромеханіка»)*

(електронне видання)

ЗАТВЕРДЖЕНО
на засіданні кафедри
Комп'ютерно – інтегрованих
систем управління
Протокол 9 № від 19.03.2025 р

Київ, 2025р.

УДК 621.311

Методичні вказівки до лабораторних робіт із дисципліни «Мікропроцесорна техніка» (для студентів денної форми навчання спеціальності 141 «Електроенергетика, електротехніка і електромеханіка») /Укладач Ж.Г.Самойлова . Київ: вид-во- СНУ ім.В. Даля, 2025. – 54с.

Наведені матеріали, необхідні для виконання лабораторних робіт із дисципліни «Мікропроцесорна техніка». Описані основні методи дослідження елементів мікропроцесорної техніки. В методичних вказівках наведені цілі лабораторних робіт, порядок виконання, лабораторні установки, методи обробки елементарних досліджень, контрольні питання для самоперевірки.

Укладач: Ж.Г. Самойлова, доц.

Відповідальний за випуск: Ж.Г. Самойлова, доц.

Рецензент: М.Г. Лорія, д.т.н., проф.

ЗМІСТ

1. Вивчення систем числення	4
2. Арифметичні основи побудови елементів і вузлів обчислювальних машин і систем.	19
3. Побудова лічильників і вивчення їх роботи	29
4. Побудова регістрів, дешифраторів і вивчення їх роботи	34
5. Елементи цифрових і мікропроцесорних пристроїв	41
6. Оперативний запам'ятовуючий пристрій.	51
Література	54

1. ВИВЧЕННЯ СИСТЕМ ЧИСЛЕННЯ

Ціль роботи: вивчити системи числення (СЧ), позиційні і непозиційні системи числення, переклад чисел з однієї системи числення в іншу, вибір системи числення для електронно-обчислювальної машини (ЕОМ).

1.1. Основні відомості

По величині основи одержує назву система числення (СЧ): десяткова (основа 10), двійкова (основа 2), вісімкова (основа 8) і т.д. Якщо основа числа r перевищує 10, то цифри починаючи з 10, при записі позначають прописними літерами латинського алфавіту: А, В, ..., Z. При цьому цифрі 10 відповідає знак «А», цифрі 11 – знак «В» і т.д. В таблиці 1.1 наведено відповідності чисел між різними СЧ. При вивченні різних позиційних СЧ слід мати на увазі, що всі ці системи побудовані за одним принципом, так само, як і десяткова СЧ. Тому побудова чисел і виконання арифметичних операцій проводиться за тими ж правилами, що і побудова для десяткової СЧ.

Таблиця 1.1. Відповідності чисел між різними системами числення

r=10	r=2	r=16
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7

8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	F
15	1111	E

У практиці рахунку застосовується десяткова система числення. У ній будь-яке число представляється в сумі певного числа одиниць, десятків, сотень і т.д. У десятковій системі числення основою є 10; будь-яке ціле число записується як сума значень 10^0 , 10^1 , 10^2 і т. д., кожна з яких може бути взята 1-9 разів.

Наприклад, в записі 343,31 число 3, що стоїть зліва на першому місці, означає число сотень, число 3 перед комою — число одиниць, а число 3 після коми — число десятих долей одиниць. Послідовність цифр 343,31 є скорочено записом виразу

$$343,31=3\times 10^2+4\times 10^1+3\times 10^0+3\times 10^{-1}+1\times 10^{-2} \quad (1.1.)$$

В обчислювальній техніці найчастіше використовується двійкова система числення. Це обумовлено тим, що двійкова система числення найлегше реалізується за допомогою двопозиційних елементів (наприклад, тригерів).

Крім того, вона дає можливість спростити виконання арифметичних дій. При двійковій системі числення потрібні всього лише дві цифри 0 і 1 (нуль і одиниця). Основою цієї системи числення є число 2; воно записується двома цифрами : 1 і 0. У двійковій системі числення будь-яке число записується як сума значень 2^0 , 2^1 , 2^2 ,

2^3 і т. д., кожна з яких може бути узята 0 або 1 разів. В загальному вигляді всяке число в двійковій системі числення може бути представлено як

$$A_r = \sum_{k=-m}^n a_k r_k = a_n 2^n + a_{n-1} 2^{n-1} + \dots + a_0 2^0 + a_{-1} 2^{-1} + \dots + a_{-m} 2^{-m}, \quad a_k = 0,1 \quad (1.2.)$$

і записано у вигляді послідовності одиниць і нулів.

Для переведення десяткового числа в двійкове необхідно послідовно ділити десяткове число на 2 до тих пір, поки частне від ділення дасть число 1 або 0. При цьому сукупність залишків (0 або 1) від ділення на 2 утворює шукане.

Наприклад, представимо десяткове число 26 в двійковій системі числення.

Переведення числа в двійкову систему числення проводиться за вказаним вище правилом.

Таблиця 1.2. Переведення числа в двійкову систему числення

Ділення	Залишок
$26:2=13$	0 молодший розряд
$13:2=6$	1
$6:2=3$	0
$3:2=1$	1
$1:2=0$	1 старший розряд

Залишки, одержані при діленні, починаючи з останнього, утворюють двійковий запис десяткового числа 26:

$$26_{(10)}=11010_{(2)} \quad (1.3.)$$

де 26—десятковий код числа; 11010 – двійковий код числа.

Це відповідає запису:

$$26=1\times 2^4+1\times 2^3+0\times 2^2+1\times 2^1+0\times 2^0=16+8+0+2+0 \quad (1.4.)$$

Переклад чисел з однієї СЧ в іншу може бути здійснений різними способами. Найбільш зручні для ручного рахунку способи розподілу на основу і підсумовування ступенів основи.

В загальному випадку при основі r число представляється у вигляді:

$$A_r = \sum_{k=-m}^n a_k r^k, \quad a_k = 0, 1, 2, \dots, (r - 1) \quad (1.5.)$$

і записується як послідовність коефіцієнтів a_k .

Переклад чисел за способом розподілу на основу базується на наступному.

Правило. Для перекладу цілого числа в систему числення з основою r ділять задане число на основу цієї системи. Залишок від розподілу є молодшим розрядом цього числа. Потім частне знову ділять на основу, і залишок дає другий розряд. Так повторюють до тих пір, поки не отримають частне, рівне нулю. Останнє частне дає старший розряд числа в системі числення з основою r . Розподіл потрібно проводити в тій системі числення, в якій задано число.

$$A_{10}=37 \quad (1.6.)$$

Приклад. Потрібно записати в двійковій системі числення число.

Вказані в правилі дії запишемо у вигляді таблиці:

Таблиця 1.3. Переведення числа в двійкову систему числення

Ділення	Частне	залишок
37:2	18	1 молодший розряд
18:2	9	0
9:2	4	1

4;2	2	0
2;2	1	0
1;2	0	1 старший розряд

$$A_2=100101 \quad (1.7.)$$

Як було вказане, залишок при першому розподілі дає молодший розряд, а при останньому – старший.

Переклад дробових чисел здійснюється шляхом множення на основу.

Правило. Для перекладу правильного дробу в системі числення з основою r , необхідно помножити дріб на основу і виділити цілу частину; отримана цифра в цій частині буде першою цифрою (після коми) шуканого числа. Помноживши дробову частину отриманого числа, що залишилася, знову на основу і узявши цілу частину нового числа, знайдемо другу цифру. Множення слід повторювати до тих пір, поки не буде отримана кількість розрядів шуканого числа, що задовольняє необхідній точності представлення цього числа. Множення проводити в тій системі числення, в якій задано число.

Приклад. Вимагається записати в двійковій системі числення дріб

$$A_{10} = 0,732 \text{ з точністю } 1 / 32.$$

При заданій точності вимагається визначити чотири розряди двійкового дробу. Запис дій проведемо у вигляді:

Таблиця 1.4. Переведення дробу в двійкову систему числення

$0,732 \times 2 = 1,464$
$0,464 \times 2 = 0,928$
$0,928 \times 2 = 1,856$
$0,856 \times 2 = 1,712$

Для запису двійкового дробу необхідно записати цифри, що стоять в числі зліва від запису. А саме:

$$A_2 = 0.1011 \quad (1.8.)$$

При перекладі чисел з системи числення з якою-небудь основою в десяткову систему зручно використовувати спосіб підсумовування ступенів основи.

Правило. Для перекладу чисел з однієї системи числення з основою r в десяткову систему, потрібно перемножити розряди заданого числа на відповідні їм ступені r і скласти.

Приклад. Перевести число $A=100101$ з двійкової системи числення в десяткову.

При перекладі чисел з системи числення з якою-небудь основою в десяткову систему зручно використовувати спосіб підсумовування ступенів основи.

Правило. Для перекладу чисел з однієї системи числення з основою r в десяткову систему, потрібно перемножити розряди заданого числа на відповідні їм ступені r і скласти.

Приклад. Перевести число $A=100101$ з двійкової системи числення в десяткову.

$$A_{10} = 2^5 + 2^2 + 2^0 = 37 \quad (1.9.)$$

Старшому розряду відповідає п'ятий ступінь двійки.

Десяткові числа від 0 до 10 в двійковому коді записуються таким чином:

0→0000	4→0100	8→1000
1→0001	5→0101	9→1001
2→0010	6→0110	10→1010
3→0011	7→0111	

У цифрових обчислювальних машинах окрім двійкової застосовуються і інші системи числення. Так, наприклад, при програмуванні використовується вісімкова система числення, а для введення і виведення даних — двійково-десяткова.

У вісімковій системі числення основою є число 8. Будь-яке число у вісімковій системі числення може бути представлено як сума чисел $8^3, 8^2, 8^1, 8^0, 8^{-1}, 8^{-2}, 8^{-3} \dots$, кожне з яких може бути узятє 1—7 разів.

Аналогічно запису цілого числа в десятковій позиційній системі числення у вісімковій системі числення представляється у вигляді

$$\overline{abcd}_8 = a \cdot 8^3 + b \cdot 8^2 + c \cdot 8^1 + d \cdot 8^0 \quad (1.10.)$$

де a, b, c, d менше 8.

Наприклад: $26_8 = 2 \times 8^1 + 6 \times 8^0 = 22_{10}$.

Отже, число 22_{10} є десятковий вид вісімкового числа 26.

Десяткове число 22 в двійковому коді має наступний запис:

$$22_{(10)} = 10110.$$

Якщо розглянути дане двійкове число, то виявляється, що перші дві цифри означають 2, а інші три — 6, тобто це не що інше, як вісімковий код, десяткового числа 22.

Отже, для переведення вісімкового числа в двійкове необхідно кожен цифру вісімкового числа окремо представити в двійковому коді.

Наприклад:

$$15_{(8)} = (001)(101)_{(2)},$$

де $(001)_2 = (1)_8$; $(101)_2 = (5)_8$;

$$23_{(8)} = (010)(011)_{(2)},$$

де $(010)_2 = (2)_8$; $(011)_2 = (3)_8$.

Таким чином, одному розряду вісімкової системи відповідають три розряди двійкової системи. Вісімкова система зручніша тим, що вона вимагає менше число розрядів, ніж двійкова. Тому вісімкова система застосовується при складанні програм для кодування адрес і команд. Після того, як програма складена, вона переводиться в двійкову систему числення і потім вводиться в машину.

Приклади переведення чисел в різні системи числення:

Приклад 1. Перевести число 19_{10} в шістнадцяткову СЧ.

$$\begin{array}{r|l} 19 & 16 \\ \hline 16 & 1 \\ \hline 3 & \end{array}$$

Маємо: $19_{10} = 13_{16}$.

Приклад 2. Перевести число 123_{10} в шістнадцяткову СЧ.

$$\begin{array}{r|l} 123 & 16 \\ \hline 112 & 7 \\ \hline 11 & \end{array}$$

..... Маємо: $123_{10} = 7B_{16}$.

Приклад 3. Перевести число 13_{16} в десяткову СЧ.

Маємо: $13_{16} = 1 \cdot 16^1 + 3 \cdot 16^0 = 16 + 3 = 19$.

Правила перекладання чисел з двійкової СЧ в шістнадцяткову.

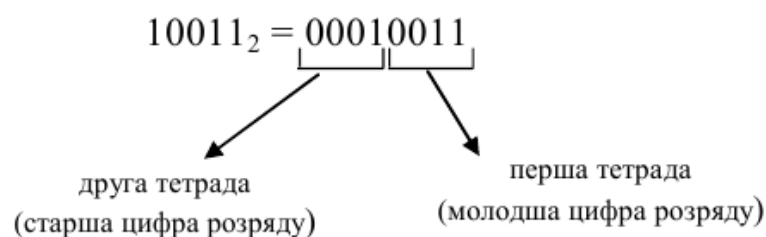
1. Початкове число розбивається на тетради (тобто на 4 цифри), починаючи з молодших розрядів. Якщо кількість цифр початкового двійкового числа не кратне 4, воно доповнюється зліва незначущими нулями до досягнення кратності 4;

2. Кожна тетрада замінюється відповідною шістнадцятковою цифрою у відповідності з таблицею 1.1.

Приклад 4. Перевести число 10011_2 в шістнадцяткову СЧ.

Оскільки в початковому двійковому числі кількість цифр не кратна 4, доповнюємо його зліва незначущими нулями до досягнення кратності 4 числа цифр.

Маємо:



У відповідності з табл. 1.1: $0011_2 = 11_2 = 3_{16}$ та $0001_2 = 1_2 = 1_{16}$.

Тоді $10011_2 = 13_{16}$.

Правила перекладання з шістнадцяткової СЧ в двійкову.

1. Кожна цифра початкового числа замінюється тетрадою двійкових цифр у відповідності з таблицею 1.1. Якщо в таблиці двійкове число має менше 4 цифр, то воно доповнюється зліва незначущими нулями до тетради;

2. Незначущі нулі в результуючому числі відкидаються.

Приклад 5. Перевести число 13_{16} в двійкову СЧ.

Згідно табл. 1.1 маємо: $1_{16} = 1_2$ після доповнення незначущими нулями, маємо: $1_2 = 0001_2$;

$$3_{16} = 11_2$$

після доповнення незначущими нулями, маємо: $11_2 = 0011_2$.

Тоді $13_{16} = 00010011_2$, після відкидання незначущих нулів маємо:

$$13_{16} = 10011_2.$$

Правила перекладання правильних дробів

З десятикової СЧ в двійкову та шістнадцяткову.

1. Початковий дріб спочатку помножать на основу СЧ, в яку переводиться число (2 або 16);

2. В отриманому добутку цілу частину перетворюють у цифру (у відповідності з табл. 1.1) та відкидають – вона є старшою цифрою отриманого дробу;

3. Частина дробу, яка залишилась, знову множать на основу СЧ, в яку переводять (у відповідності з кроками 1 та 2);

4. Процедура множення триває до тих пір, поки не буде отримано нульовий результат в дробовій частині добутку або не буде досягнуто необхідну кількість цифр в результаті.

5. Формують результат: послідовно відкинуті на кроці 2 цифри складають дробову частину результату, причому в порядку зменшення старшинства.

Приклад 6. Перевести число 0,847 в двійкову СЧ. Перевод виконувати до 4 значущих цифр після коми.

Маємо:

$$\begin{array}{r}
 0,847 \\
 \cdot \quad 2 \\
 \hline
 1,694 \longrightarrow 0,694 \\
 \cdot \quad 2 \\
 \hline
 1,388 \longrightarrow 0,388 \\
 \cdot \quad 2 \\
 \hline
 0,776 \longrightarrow 0,776 \\
 \cdot \quad 2 \\
 \hline
 1,552 \quad \text{і т.д.}
 \end{array}$$

0,1101

В даному прикладі процедуру переводу було перервано на 4 кроці, оскільки отримано необхідну кількість розрядів результату. Очевидно, це призвело до втрати ряду цифр.

Приклад 7. Перевести число 0,847 в шістнадцяткову СЧ. Перевод виконувати до 3 значущих цифр.

Маємо:

$$\begin{array}{r}
 0,847 \\
 \cdot \quad 16 \\
 \hline
 13,532 \longrightarrow 0,532 \\
 \cdot \quad 16 \\
 \hline
 8,832 \longrightarrow 0,832 \\
 \cdot \quad 16 \\
 \hline
 13,312 \quad \text{і т.д.}
 \end{array}$$

0,D8D

З двійкової та шістнадцяткової СЧ в десяткову.

В цьому випадку розраховується повне значення числа, причому коефіцієнт a_i приймають десяткові значення у відповідності з СЧ.

Приклад 8. Перевести з двійкової СЧ в десяткову число $0,1101_2$.

Маємо:

$$\begin{aligned} 0.1101_2 &= 1 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} + 1 \cdot 2^{-4} = 1 \cdot \frac{1}{2^1} + 1 \cdot \frac{1}{2^2} + 0 \cdot \frac{1}{2^3} + 1 \cdot \frac{1}{2^4} = & (1.12.) \\ &= 0.5 + 0.25 + 0 + 0.0625 = 0.8125 \end{aligned}$$

Розходження отриманого результату з початковим (0,847) викликано тим, що процедуру переводу в двійковий дріб було перервано.

Приклад 9. Перевести з шістнадцяткової СЧ в десяткову число $0,D8D_{16}$.

Маємо:

$$\begin{aligned} 0.D8D_{16} &= 13 \cdot 16^{-1} + 8 \cdot 16^{-2} + 13 \cdot 16^{-3} = 13 \cdot \frac{1}{16^1} + 8 \cdot \frac{1}{16^2} + 13 \cdot \frac{1}{16^3} = & (1.13.) \\ &= 13 \cdot 0.0625 + 8 \cdot 0.003906 + 13 \cdot 0.000244 = 0.84692 \end{aligned}$$

Розходження отриманого результату з початковим (0,847) викликано тим, що процедуру переводу в шістнадцятковий дріб було перервано.

З двійкової СЧ в шістнадцяткову.

1. Початковий дріб необхідно поділити на тетради, починаючи з десяткової крапки праворуч. Якщо кількість цифр дробової частини не кратне 4, то вона доповнюється праворуч незначущими нулями до досягнення кратності 4;
2. Кожна тетрада замінюється шістнадцятковою цифрою, у відповідності з табл. 1.1.

Приклад 10. Перевести з двійкової СЧ в шістнадцяткову число $0,0010101_2$.

Оскільки кількість цифр дрібної частини не кратне 4, то додамо праворуч незначущий нуль: $0,0010101_2 = 0,00101010_2$.

У відповідності з таблицею 1.1:

$$0010_2 = 10_2 = 2_{16} \text{ та } 1010_2 = A_{16}.$$

$$\text{Тоді маємо: } 0,0010101_2 = 0,2A_{16}.$$

З шістнадцяткової СЧ в двійкову.

1. Кожна цифра початкового дробу замінюється тетрадою двійкових цифр у відповідності з табл. 1.1;
2. Незначущі нулі відкидаються.

Приклад 11. Перевести з шістнадцяткової СЧ в двійкову число $0,2A_{16}$. Згідно таблиці маємо: $2_{16} = 0010_2$ та $A_{16} = 1010_2$.

Тоді $0,2A_{16} = 0,00101010_2$. Відкидаємо незначущий нуль та отримуємо кінцевий результат: $0,2A_{16} = 0,0010101_2$.

Правило перекладання дробових чисел

Окремо переводиться ціла частина числа, окремо – дрібна. Результати складають.

Приклад 12. Перевести з десяткової СЧ в шістнадцяткову числа 19,847.

Перевод виконувати до 3 значущих цифр після коми.

Представимо початкове число як суму цілого числа та правильного дробу:
 $19,847 = 19 + 0,847$.

З попереднього прикладу (1) $19_{10} = 13_{16}$, а у відповідності до прикладу (7) $0,847_{10} = 0,D8D_{16}$. Тоді маємо: $19_{10} + 0,847_{10} = 13_{16} + 0,D8D_{16} = 13,D8D_{16}$.

1.2. Завдання до лабораторної роботи

Згідно варіанту виконати наступні операції над числами:

1. Перевести число з десяткової СЧ в шістнадцяткову, згідно варіанту (таблиця 1.5).
2. Перевести число з шістнадцяткової СЧ в десяткову, згідно варіанту (таблиця 1.6).
3. Перевести число з двійкової СЧ в шістнадцяткову, згідно варіанту (таблиця 1.7).
4. Перевести число з шістнадцяткової СЧ в двійкову, згідно варіанту (таблиця 1.8).
5. Перевести правильний дріб з десяткової СЧ в двійкову та шістнадцяткову, згідно варіанту (таблиця 1.10.). Перевод виконувати до 4 значущих цифр після коми.
6. Перевести правильний дріб з двійкової СЧ в десяткову, згідно варіанту (таблиця 1.11.).
7. Перевести правильний дріб з шістнадцяткової СЧ в десяткову, згідно варіанту (таблиця 1.12).
8. Перевести правильний дріб з двійкової СЧ в шістнадцяткову, згідно варіанту (таблиця 1.10).
9. Перевести правильний дріб з шістнадцяткової СЧ в двійкову, згідно варіанту (таблиця 1.11).
10. Перевести дрібне число з десяткової СЧ в шістнадцяткову, згідно варіанту (таблиця 1.12). Перевод виконувати до 3 значущих цифр після коми.

Таблиця 1.5.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	23	54	41	100	33	75	58	68	112	202

Таблиця 1.6.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	15	22	33	61	42	77	82	40	25	34

Таблиця 1.7.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	01110	110010	001100	01010	11001	0101101	110110	001011	11100	000111

Таблиця 1.8.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	0,501	0,633	0,805	0,303	0,444	0,225	0,106	0,777	0,911	0,666

Таблиця 1.9.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	0,110	0,0011	0,1010	0,1100	0,0101	0,1111	0,0111	0,1110	0,1000	0,1101

Таблиця 1.10.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	23	54	41	100	33	75	58	68	112	202

Таблиця 1.11.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	0.A7E	0.3DC	0.C8F	0.B3D	0.2EA	0.5DF	0.DF3	0.B8A	0.EC6	0.D7B

Таблиця 1.12.

Варіант	1	2	3	4	5	6	7	8	9	10
Число	20,404	33,02	150,843	100,115	44,201	22,444	18,041	51,002	22,761	31,052

1.3. Контрольні питання

2. Що таке система числення?
3. Що називають основою системою числення (СЧ)?
4. Класифікація систем числення.
5. Пояснити різницю між двійковою, вісімковою та шістнадцятковою системами числення.

2. АРИФМЕТИЧНІ ОСНОВИ ПОБУДОВИ ЕЛЕМЕНТІВ І ВУЗЛІВ ОБЧИСЛЮВАЛЬНИХ МАШИН І СИСТЕМ.

Ціль роботи: вивчити способи представлення чисел з фіксованою і плаваючою комою, форми представлення чисел в ЕОМ з фіксованою і плаваючою комою, основні арифметичні операції над числами в двійковій системі числення.

2.1. Основні відомості

Дана тема знайомить з арифметичними основами ЕОМ, тобто з тим, як представляються числа в машині і як виконуються арифметичні операції з кодами в двійковій системі числення. Подальший матеріал, а саме: побудова вузлів ЕОМ; арифметичних, запам'ятовуючих і управляючих пристроїв ЕОМ – заснований на матеріалі даної теми і не може бути зрозумілим при його недостатньому відпрацюванні. Всі питання теми повинні бути відпрацьовані не тільки теоретично. Особливо це торкається виконання арифметичних операцій в двійковій системі числення і з числами в нормальній формі.

Арифметичні дії над двійковими числами проводяться за тими ж правилами, що і над десятковими:

Таблиця 2.1. Арифметичні дії над двійковими числами

Складання	Віднімання	Множення
$0+0=0$	$0-0=0$	$0\times 0=0$
$0+1=1$	$0-1=0$	$0\times 1=0$
$1+0=1$	$1-1=0$	$1\times 0=0$
$1+1=10$	$10-1=1$	$1\times 1=1$

Приклади арифметичних дій над числами в десятковій і двійковій системах числення приведені таблиці 2.2.

У двійковій системі числення, так само як і в десятковій і двійковій, можуть бути записані дробові і змішані числа. Ціла і дробова частини в двійковій і в десятковій системах числення відділяються комою.

У десятковій системі числення в дробовій частині підсумовуються десяті, соті, тисячні і т.д. долі числа, а в двійковій – половинні, четвертні, восьмі, шістнадцяті і т.д.

Наприклад:

$$101,011 = 1\times 2^2 + 0\times 2^1 + 1\times 2^0 + 0\times 2^{-1} + 1\times 2^{-2} + 1\times 2^{-3}. \quad (2.1.)$$

Отже при використуванні двійкової системи числення для представлення в ЕОМ одного розряду числа необхідно мати фізичний елемент з двома стійкими станами. Один стан відповідає нулю, а інший – одиниці. Для того, щоб представити в ЕОМ число, необхідно мати ряд двійкових елементів, для кожного розряду свій елемент.

Сукупність двійкових елементів, необхідних для представлення одного числа, утворює розрядну сітку машини. Залежно від того, як використовується розрядна сітка, розрізняють два способи представлення чисел: в природній і в нормальній формі.

Таблиця 2.2. Арифметичні дії над числами в двійковій і десятковій системах числення

Система	Складання	Віднімання	Множення	Ділення	
Десяткова	8	8	8	8	4
	+4	-4	×4	-8	2
	12	4	32	0	
Двійкова	1000	1000	1000	1000	100
	+100	-100	×100	-1000	10
	1100		0000 0000 + 1000 100000		
	1100	100	0000 0000 +1000		
		100000			

При природній формі представлення чисел в розрядній сітці машини відводиться певна кількість розрядів для цілої частини, для дробової частини і один розряд (іноді два) для знака числа. Звичайно кому розташовують після знакового розряду, і отже, всі числа представляються правильними дробами.

Схематичне зображення розрядної сітки з комою, фіксованою після знакового розряду, і представлення чисел:

+0.10010111 і -0.01011001 (б) приведено в таблиці 2.3. і 2.4.

а) зн. Числова частина (дріб)

Таблиця 2.3. Схематичне зображення розрядної сітки з комою, фіксованою після знакового розряду, і представлення чисел +0.10010111

0	1	0	0	1	0	1	1	1
---	---	---	---	---	---	---	---	---

б) зн. Числова частина (дріб)

Таблиця 2.4. Схематичне зображення розрядної сітки з комою, фіксованою після знакового розряду, і представлення чисел -0.01011001

1	0	1	0	1	1	0	0	1
---	---	---	---	---	---	---	---	---

Діапазон чисел, які можна представити в машині при природній формі, визначається виразом:

$$2^{-2} \leq N \leq 1 - 2^{-n} \quad (2.2.)$$

де n – кількість розрядів числової частини.

Обмежене число розрядів розрядної сітки приводить до погрішності в представленні чисел.

Для найбільшого можливого числа N_{max} відносна похибка:

$$\delta_{max_1} = \frac{\Delta_{max}}{N_{max}} = \frac{0.5 \cdot 2^{-n}}{1 - 2^{-n}} \cong 0.5 \cdot 2^{-n} \quad (2.3.)$$

Для якнайменшого уявного числа відносна похибка:

$$\delta_{max_2} = \frac{0.5 \cdot 2^{-n}}{2^{-n}} = 0.5 \quad (2.4.)$$

В нормальній формі число представляється у вигляді:

$$N = M \times 10^P \quad (2.5.)$$

де M - мантиса. 10 - основа системи числення, записане в цій системі
 p - порядок.

$$0,110101 \times 10^{+100} \text{ (a)}$$

$$0,101100 \times 10^{-10} \text{ (б)}$$

В розрядній сітці машини відводять розряди для мантиси, порядку, знака числа і знака порядку, схематичне зображення розрядної сітки і представлення двійкових чисел приведено на рисунку 2.1.



Рисунок 2.1. Представлення чисел з плаваючою комою.

Діапазон чисел, які можна представити в машині при нормальній формі, визначається виразом:

$$2^{-2^p} \leq N \leq (1 - 2^{-m}) \times 2^{(2^p - 1)} \quad (2.6.)$$

де P – кількість розрядів порядку; M – кількість розрядів мантиси.

Виконання арифметичних операцій з цілими числами в нормальній формі має певні особливості.

При складанні і відніманні необхідно провести вирівнювання, яке полягає в тому, що меншому числу привласнюється порядок більшого числа. Після цього проводиться дія з мантисою, а потім нормалізація результатів. В результаті повинна бути отриманий мантиса у вигляді правильного дробу із значущим старшим розрядом. При множенні і розподілі проводиться окремо дія з мантисами і окремо з порядками, а потім нормалізується результат.

Для представлення двійкових чисел в ЕОМ застосовують пряму, зворотну і додаткову коди. У всіх цих кодах передбачається додатковий розряд для представлення знака числа, причому знак (+) кодується цифрою 0, а знак (-) - цифрою 1. При допомозі цих кодів операція віднімання або складання алгебри зводиться до арифметичного складання. В результаті спрощуються арифметичні пристрої ЕОМ.

Позитивні числа в прямому, зворотному і додаткових кодах мають один і той же вигляд, негативні - різний.

Щоб представити двійкове негативне число в зворотному коді, треба поставити в знаковий розряд одиницю, а в усіх інших розрядах замінити одиниці нулями, а нулі – одиницями.

Наприклад, число:

$$(-3,5)_{10} - (-11,1)_2$$

Представлене в зворотному коді, має вигляд: $(100.0)_{\text{обр}}$, де перша одиниця в знаковому розряді указує на те, що число негативне.

При записі числа в додатковому коді ставлять одиницю в розряд знака, а цифрову частину числа замінюють доповненням модуля числа до цілої одиниці.

Наприклад, число $(-0.01)_2$ в додатковому коді матиме вид $(1.11)_{\text{доп}}$. Тут перша одиниця указує на те, що число негативне.

При складанні алгебри двох цілих чисел з використанням зворотного коду позитивні доданки представляються в прямому коді, а негативні в зворотному, проводиться арифметичне підсумовування цих кодів, включаючи розряди

знаків. При виникненні перенесення з розряду знака одиниця перенесення додається до молодшого розряду суми кодів (таке перенесення називають круговим або циклічним). В результаті виходить сума алгебри в прямому коді, якщо ця сума позитивна, і в зворотному коді, якщо вона негативна.

Додавання двійкових чисел

Операцію додавання починають з обробки найменших значень цифр в останній позиції праворуч. Якщо результат додавання найменших значущих цифр двох доданків не вміщається у відповідному розряді результату, то відбувається перенесення. Цифра, яку переносять в сусідній зліва розряд, додається до вмісту останнього. Перенесення виникає, якщо результат додавання цифр однойменних розрядів більше 1.

Приклад 1. Додати наступні числа $01100011 + 01011111$.

	1 1 1 1 1 1 1	- перенесення
	0 1 1 0 0 0 1 1	- доданок 1
+	0 1 0 1 1 1 1 1	- доданок 2
	<u>1 1 0 0 0 0 1 0</u>	- сума

Віднімання двійкових чисел

Якщо вміст розряду зменшуваного менше вмісту однойменного розряду від'ємника, то має місце позика. Це відбувається в тому випадку, коли від 0 віднімають 1.

Приклад 2. Від числа 01101101 відняти число 00110001.

$$\begin{array}{r}
 11 \\
 01101101 \\
 - \\
 \hline
 00110001 \\
 00111100
 \end{array}
 \begin{array}{l}
 - \text{ позика} \\
 - \text{ зменшуване} \\
 - \text{ від'ємник} \\
 - \text{ різниця}
 \end{array}$$

Множення двійкових чисел

При множенні одного числа на інше одне число називається множене, а інше – множником. Множення виконують порозрядно. Часто виникає необхідність перенесення в наступний розряд. По завершенню множення множеного на значення молодшого розряду множника отримують перший частковий добуток. В результаті множення множеного на значення наступного розряду множника формується другий частковий добуток. Для отримання остаточного добутку, зміщені відносно один одного часткові добутки додають з урахуванням перенесення.

Приклад 3. Помножити наступні числа $11101 * 011$.

$$\begin{array}{r}
 * \quad 11101 \\
 \quad \quad \underline{011} \\
 \quad 11101 \\
 + \\
 \quad 11101 \\
 + \\
 \quad \underline{00000} \\
 1010111
 \end{array}
 \begin{array}{l}
 - \text{ множене} \\
 - \text{ множник} \\
 - \text{ перший частковий добуток} \\
 - \text{ другий частковий добуток} \\
 - \text{ третій частковий добуток} \\
 - \text{ остаточний добуток}
 \end{array}$$

Даний спосіб множення двійкових чисел має назву множення шляхом зсуву та додавання. Основні правила цього способу:

1. Формування першого часткового добутку. Якщо значення молодшого розряду множника дорівнює 0, то і результат дорівнює 0, якщо значення цього розряду дорівнює 1, то результат є копією множеного.

2. Правило зсуву. При використанні чергового розряду множника для формування часткового добутку виконують зсув множеного на один розряд ліворуч.

3. Правило додавання. Кожний раз, коли значення розряду множника дорівнює 1, до результату необхідно додати множене, яке розташоване в позиції, що визначена правилом зсуву.

4. Визначення остаточного добутку. Він є результатом виконання всіх операцій зсуву та додавання.

2.2. Завдання до лабораторної роботи

Виконати основні арифметичні операції (додавання, віднімання та множення) згідно варіанту.

Таблиця 2.5. Варіанти завдань

варіант	додавання		віднімання		множення	
	Доданок 1	Доданок 2	зменшуване	Від'ємник	множник	множене
1	001101	101111	101111	101111	000101	001101
2	110011	110111	110111	011001	001111	010110
3	010110	100111	100111	101111	110011	101110
4	000101	011001	011001	110111	010110	100111
5	101110	001101	001111	010110	110111	101111
6	001111	110011	101110	000101	001101	110111

Таблиця 2.6. Варіанти завдань

варіант	додавання		віднімання		множення	
	Доданок 1	Доданок 2	зменшуване	Від'ємник	множник	множене
7	011001	010110	000101	001101	101111	011001
8	100111	000101	010110	110011	011001	001111
9	110111	101110	110011	001111	100111	000101
10	101111	001111	001101	101110	101110	110011

2.3. Контрольні питання

1. Які числа називаються числами з фіксованою комою? З плаваючою комою?
2. Призначення прямого, оберненого та додаткового кодів.
3. Особливості подання до комп'ютера від'ємних чисел.

3. ПОБУДОВА ЛІЧИЛЬНИКІВ І ВИВЧЕННЯ ЇХ РОБОТИ

Ціль роботи: вивчити принципи роботи різнотипних лічильників за допомогою навчальної прикладної програми Electronics Workbench.

3.1. Основні відомості

Лічильником називається вузол комп'ютера, призначений для підрахування вхідних сигналів. Лічильники можуть бути побудовані на основі рахункових тригерів зі спеціальними міжрозрядними зв'язками, на основі регістрів, що зсувають (кільцеві лічильники) і на основі багато стійких елементів.

Кількість дозволених станів лічильників називають його періодом, модулем або коефіцієнтом перерахування K .

Основними часовими характеристиками лічильників є:

f – максимальна частота надходження рахункових сигналів;

t – час переходу лічильника з одного стану в інший.

По характеру операцій лічильники можна розділити на підсумовуючі, що віднімають та реверсивні.

За способом організації ланцюгів переносу між розрядами лічильники підрозділяють на такі типи з: послідовним, паралельним, наскрізним, груповим переносом.

У лічильниках з послідовним переносом перенос (позиція) у сусідній старший розряд формується тільки після переключення тригера в попередньому розряді, тобто тригери переключаються не одночасно. При проектуванні таких лічильників виникають труднощі, пов'язані з необхідністю аналізу не тільки логічного рівня сигналів, що формуються в схемі, але і моментів зміни рівнів сигналів.

Ланцюги наскрізного переносу організуються таким чином, щоб функція переносу i -го розряду лічильника була аргументом функції переносу $(i + 1)$ -го розряду. В цьому випадку сигнали переносів для кожного розряду формуються по черзі, починаючи з молодших розрядів лічильника. Такі лічильники вимагають меншого числа входів логічних елементів для організації ланцюгів переносу, але уступають лічильникам з паралельним переносом у швидкодії.

В лічильниках з паралельним переносом аргументами функцій переносів для кожного розряду є тільки сигнали на виходах тригерів відповідних розрядів. Переноси для всіх розрядів лічильника формуються одночасно (за умови, що всі логічні елементи в схемі мають однаковий час переключення).

У зв'язку з обмеженнями на побудову лічильників з паралельним переносом великої розрядності широке розповсюдження отримали лічильники з груповим переносом (послідовно-паралельним переносом). Розряди таких лічильників розбиваються на групи, усередині яких організується принцип паралельного переносу. Групи з'єднують послідовно з використанням кон'юкторів, які формують перенос в наступну групу при одиничному стані всіх попередніх тригерів. При одиничному стані всіх тригерів групи надходження наступного вхідного сигналу

створить перенос з цієї групи. Ця ситуація підготовляє кон'юктор до прямого пропускання вхідного сигналу на наступну групу.

Несинхронізований чотирьохрозрядний підсумовуючий лічильник з послідовним переносом

На рисунку 3.1 наведено схему несинхронізованого чотирьохрозрядного підсумовуючого лічильника з послідовним переносом.

На входи J і K JK-тригерів подаються сигнали «1». Вихід кожного попереднього тригера під'єднаний до входу синхронізації наступного. Із спадом одиничного вхідного сигналу змінюється стан тригера першого розряду лічильника на протилежний. В подальших розрядах стан змінюється із спадом вихідного сигналу попереднього тригера.

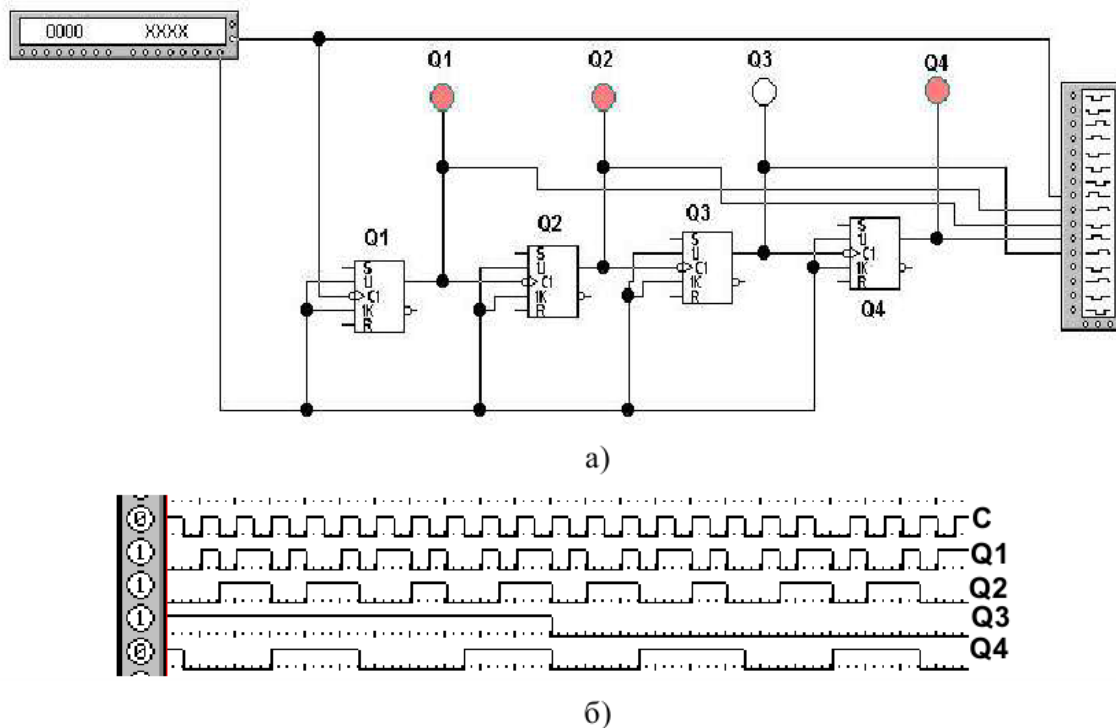
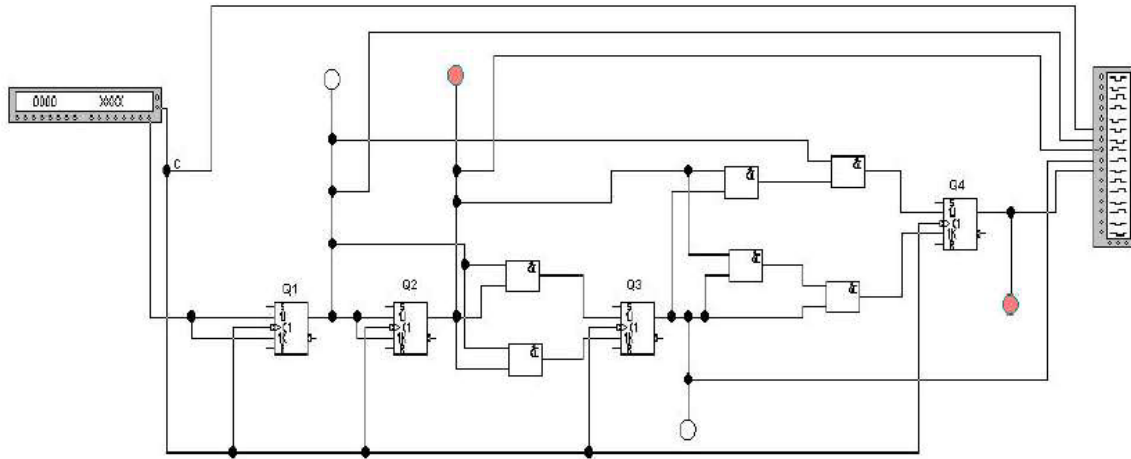


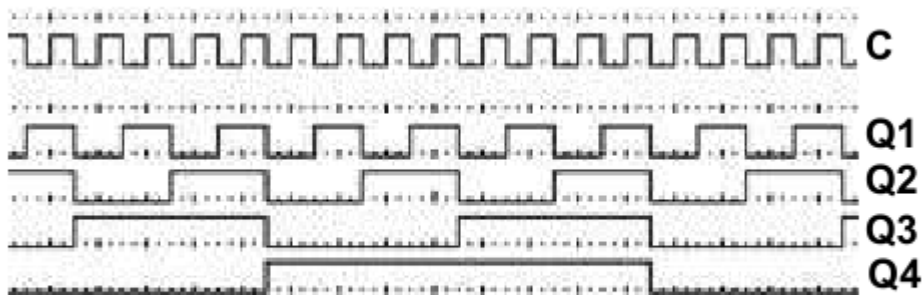
Рисунок 3.1. Несинхронізований чотирьохрозрядний підсумовуючий лічильник з послідовним переносом (а) та часові діаграми його роботи (б)

Несинхронізований чотирьохрозрядний підсумовуючий лічильник з паралельним переносом

На рисунку 3.2 наведено схему несинхронізованого чотирьохрозрядного підсумовуючого лічильника з паралельним переносом.



а)



б)

Рисунок 3.2. Несинхронізований чотирьохрозрядний підсумовуючий лічильник з паралельним переносом (а) та часові діаграми його роботи (б)

Особливістю цієї схеми є те, що з виходів Q всіх попередніх тригерів сигнали подаються на входи J і K наступного тригера. Зі збільшенням порядкового номера тригера збільшується кількість входів в елементах «І» JK-тригера, але тривалість перехідного процесу в такому лічильнику дорівнює тривалості перемикання одного розряду.

Для зменшення розмірів схеми на екрані вся вона або її частина можуть бути згорнуті у підсистему («мікросхему») і позначатись в подальшому одним елементом. Для виконання цієї дії необхідно скористатись підпунктом Create Subcircuit пункту меню Circuit. У віконці, що відкриється необхідно задати назву новостворюваного елемента і обрати кнопку Replace in Circuit.

3.2. Порядок виконання роботи:

1. Вивчити теоретичні відомості.
2. В процесі виконання роботи необхідно побудувати схеми лічильників з послідовним і паралельним переносом.

Для побудови і дослідження схем:

- 1) Перетягніть мишкою елементи схеми з бібліотек компонентів.
- 2) Розмістите їх в робочому просторі екрану.
- 3) З'єднайте елементи схеми провідниками.
- 4) Перетягніть мишею контрольно-вимірювальні прилади: генератор слів та логічний аналізатор з бункера приладів та приєднайте їх до схеми.
- 5) Задайте таблицю вхідних сигналів на генераторі слів. Вмикайте подачу вхідного сигналу за допомогою органів керування генератора слів або вимикача розташованого в правому верхньому кутку екрана.

3. Після складання кожену схему підключити до приладів: генератора слів і логічного аналізатора.

4. На синхронізуючі входи лічильників рекомендується подавати синхроімпульси з виходу генератора слів, розташованого в його правому нижньому куті. На входи логічного аналізатора необхідно подавати не тільки вихідні сигнали досліджуваної схеми, але й вихідні сигнали генератора слів.

5. Використовуючи наявні засоби налагодити, роботу схеми одержати осцилограми роботи досліджуваних схем.

6. Приступати до складання чергової схеми тільки після перевірки викладачем правильності роботи попередньої схеми.

3.3. Контрольні питання

1. Поясніть, для чого призначені, які бувають і на чому можуть бути побудовані лічильники імпульсів?
2. Наведіть схему, умовне позначення і поясніть роботу несинхронізованого чотирьохрозрядного підсумовуючого лічильника з послідовним переносом.
3. Наведіть схему, умовне позначення і поясніть роботу несинхронізованого чотирьохрозрядного підсумовуючого лічильника з паралельним переносом

4. ПОБУДОВА РЕГІСТРІВ, ДЕШИФРАТОРІВ І ВИВЧЕННЯ ЇХ РОБОТИ

Ціль роботи: вивчити принципи роботи регістру зсуву та дешифратора за допомогою навчальної прикладної програми Electronics Workbench.

4.1. Основні відомості

Регістром називається пристрій, призначений для запам'ятовування слова, а також для виконання над словом певних логічних перетворень.

Мікрооперація – це елементарна машинна дія, в результаті якої змінюються значення слова чи здійснюється його пересилання.

Розрізняють синхронні й асинхронні регістри. У синхронних регістрах операції виконують по тактуючому сигналу T . Налаштування регістра на відповідну мікрооперацію здійснюється попередньою установкою на керуючих входах коду мікрооперації. Число розрядів у коді визначається зі співвідношення $T \geq \lceil \log_2 k \rceil$, де k – кількість мікрооперацій.

В асинхронних регістрах тактуючий вхід T відсутній. Кожна i -та мікрооперація виконується під дією власного керуючого сигналу. Кількість таких сигналів дорівнює числу мікрооперацій k , тобто, в загальному випадку, більше, ніж розрядів у коді мікрооперації синхронного регістра.

При виконанні мікрооперацій у кожному розряді регістра здійснюється однакове перетворення інформації.

Характер мікрооперації можна описати через стани сигналів у момент часу, що передує виконанню мікрооперації, і в момент завершення мікрооперації.

Найбільш часто на регістрах виконують операції занесення (прийому, запису) слова паралельним кодом, зсуву слова, а також установки вхідного (як правило, нульового) стану.

Для побудови регістрів в залежності від виконуваних мікрооперацій можуть бути використані тригери, різні по функціональній ознаці (наприклад, RS-, JK-, T-, D-типу) і по організації (синхронні й асинхронні, із внутрішньою затримкою і без внутрішньої затримки).

Зазвичай в регістрах всі розряди виконуються однаково. Розряд синхронного регістра (без обліку ланцюгів видачі інформації) може бути побудований як на синхронному, так і на асинхронному тригері.

Асинхронні регістри також можуть бути реалізовані з використанням і синхронних і асинхронних тригерів. Синхронні тригери найбільш зручні, коли на регістрі виконується одна мікрооперація (наприклад, мікрооперація зсуву).

На рисунку 4.1 зображено схему регістра зсуву на однотактних RS-тригерах. Операція зсуву коду - це переміщення в регістрі всіх розрядів коду слова на однакову кількість позицій, На вхід подається парафазний послідовний код.

Розряди слова, що вийшли з розрядної сітки губляться.

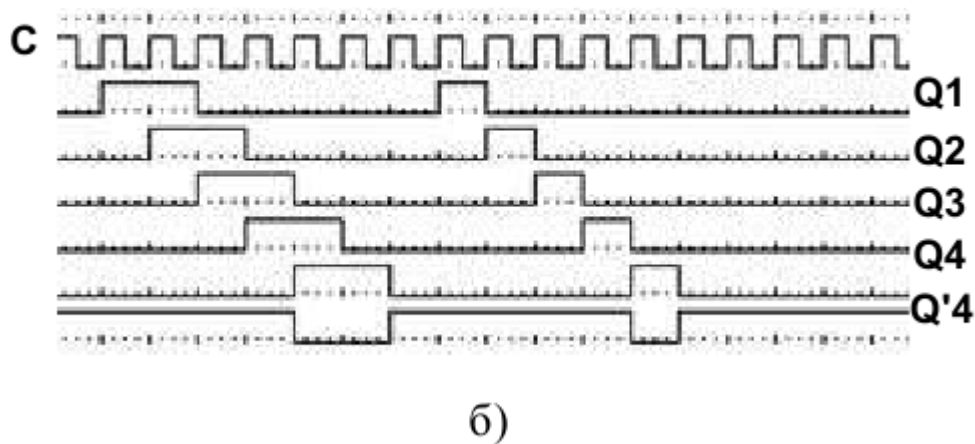
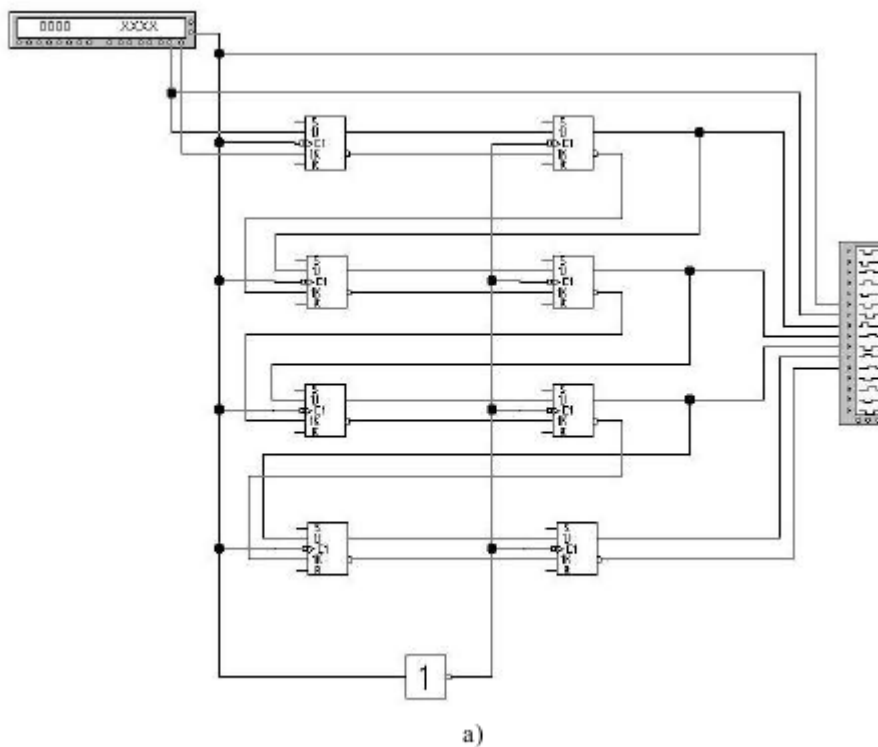


Рисунок 4.1. Регістр зсуву на одноканальних RS-тригерах (а) та часові діаграми його роботи (б)

Дешифратором називається комбінаційна схема, з кількома входами і виходами, яка перетворює код, що подається на входи в сигнал на одному з виходів. Тобто, на одному з виходів дешифратора з'являється «0», а на інших виходах - «1». В загальному випадку дешифратор з n входами має « 2^n » виходів.

Крім інформаційних входів дешифратори зазвичай мають додаткові входи керування. Сигнали на цих входах, наприклад, дозволяють функціонування дешифратора або переводять його в пасивний стан, при якому, незалежно від сигналів на інформаційних входах, на всіх виходах встановиться рівень логічної «1».

Тобто, можна сказати, що існує деяка функція дозволу, значення якої визначається станами керуючих входів. У дешифраторів з декількома входами керування функція дозволу, як правило, представляють собою логічний добуток всіх дозволяючих сигналів керування.

Зазвичай входи керування використовуються для збільшення розрядності дешифраторів або при паралельній роботі декількох схем на загальні вихідні лінії.

На рисунках 4.2 та 4.3 наведено спосіб побудови дешифратора для трьохрозрядного вхідного слова та показано дешифратор адреси.

Для зменшення розмірів схеми на екрані вся вона або її частина можуть бути згорнуті у підсистему («мікросхему») і позначатись в подальшому одним елементом. Для виконання цієї дії необхідно скористатись підпунктом Create Subcircuit пункту меню Circuit. У віконці, що відкриється необхідно задати назву новостворюваного елемента і обрати кнопку Replace in Circuit.

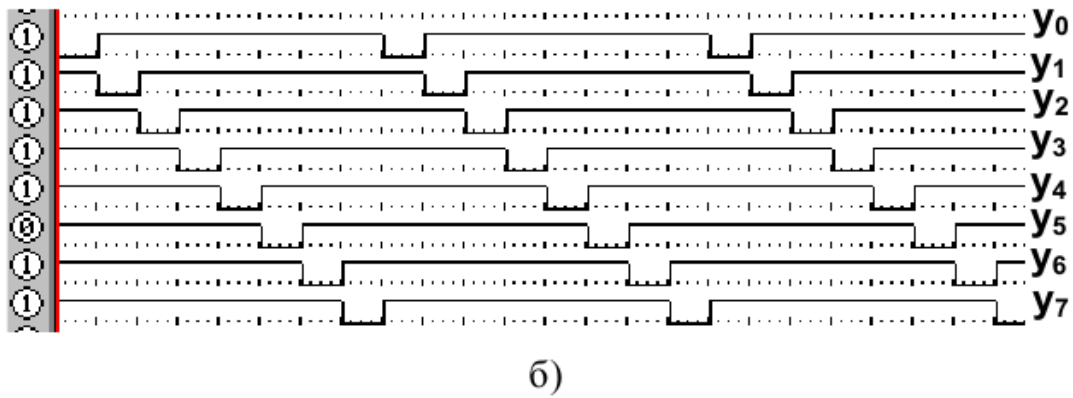
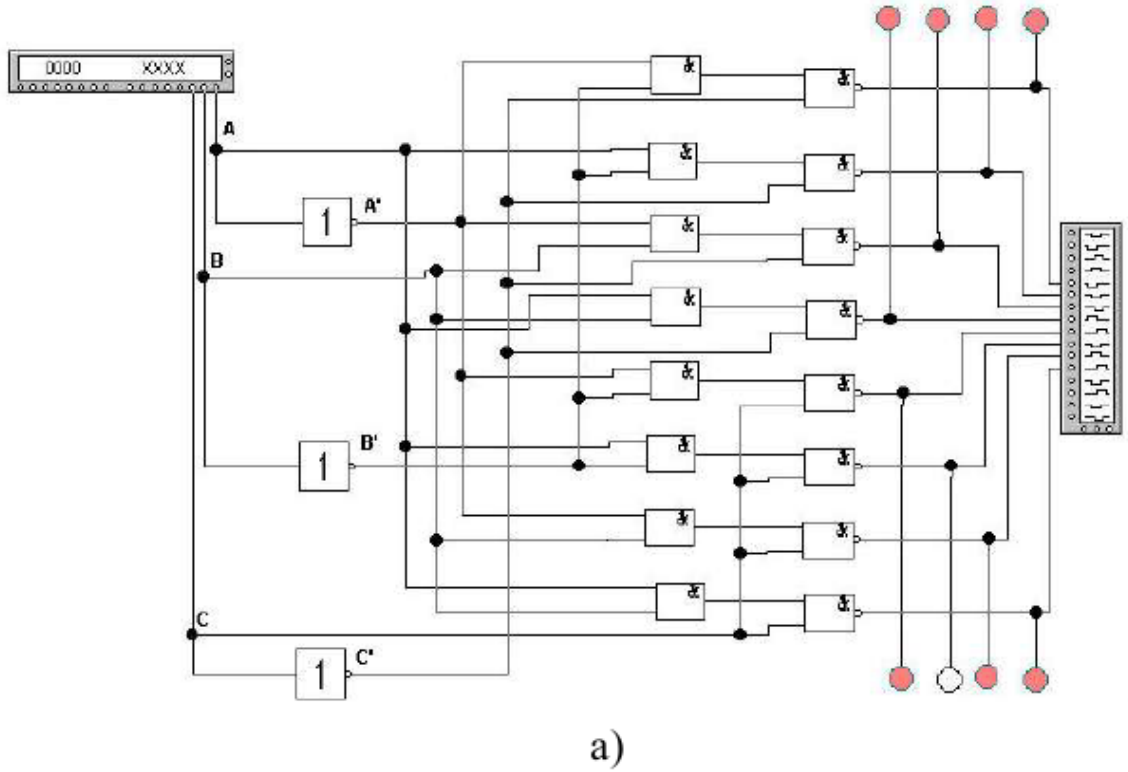
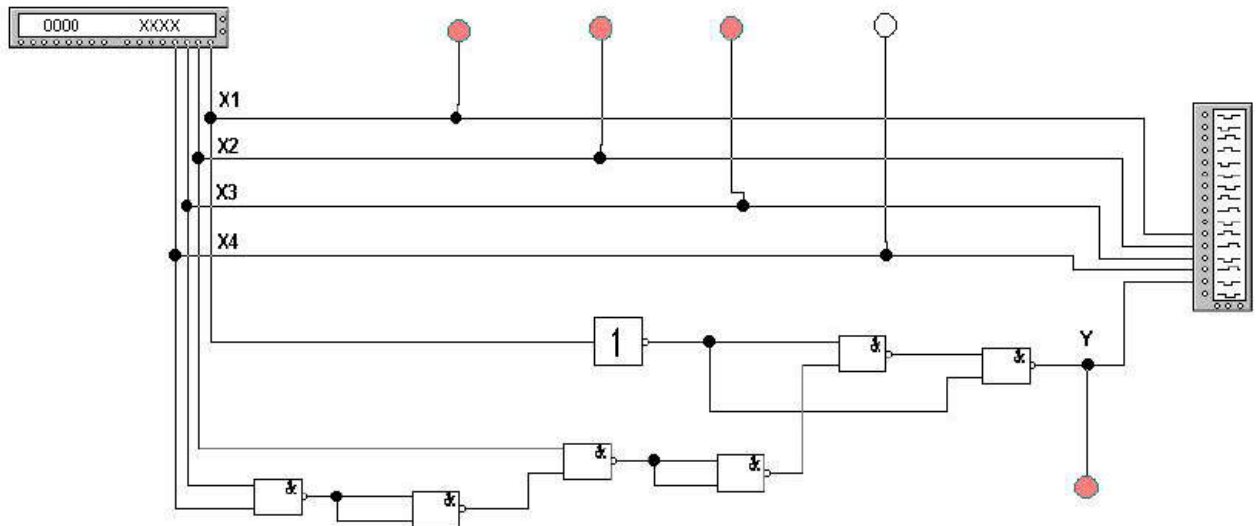
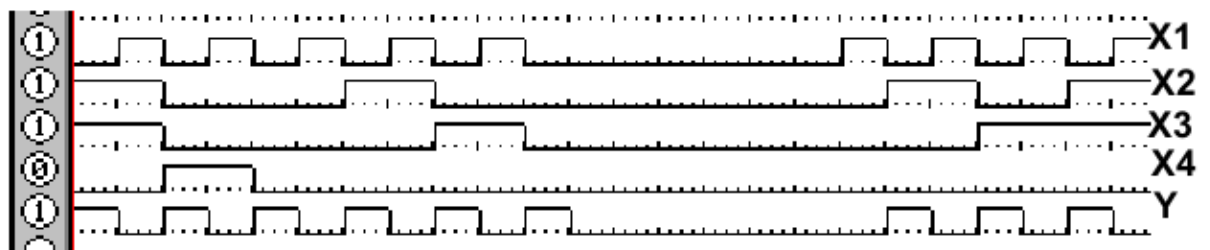


Рисунок 4.2. Дешифратор для трьохрозрядного вхідного слова (а) та часові діаграми його роботи при подачі на вхід послідовності двійкових чисел у порядку

зростання (б)



а)



б)

Рисунок 4.3. Дешифратор адреси (а) та часові діаграми його роботи (б)

4.2. Порядок виконання роботи:

1. Вивчити теоретичні відомості.
2. В процесі виконання роботи необхідно побудувати схеми регістру зсуву на RS-тригерах та дешифратори.

Для побудови і дослідження схем:

- 1) Перетягніть мишкою елементи схеми з бібліотек компонентів.
- 2) Розмістіть їх в робочому просторі екрану.

- 3) З'єднайте елементи схеми провідниками.
- 4) Перетягніть мишею контрольно-вимірювальні прилади: генератор слів та логічний аналізатор з бункера приладів та приєднайте їх до схеми.
- 5) Задайте таблицю вхідних сигналів на генераторі слів. Вмикайте подачу вхідного сигналу за допомогою органів керування генератора слів або вимикача розташованого в правому верхньому кутку екрана.
 3. Після складання кожену схему підключити до приладів: генератора слів і логічного аналізатора.
 4. При дослідженні регістру зсуву на однотактних RS-тригерах на входи першого тригера з генератора слів мають подаватись взаємно протилежні сигнали.
 5. Використовуючи наявні засоби налагодити, роботу схеми одержати осцилограми роботи досліджуваних схем.
 6. Приступати до складання чергової схеми тільки після перевірки викладачем правильності роботи попередньої схеми.
 7. Скласти звіт з лабораторної роботи.

3.3. Контрольні питання

1. Що таке регістр та його призначення.
2. Як працює лічильник імпульсів? Типи лічильників.
3. Яким чином вводиться в регістр задане число паралельним чи послідовним кодом.
4. Що таке дешифратор та шифратор. Призначення. Принцип роботи

5. ЕЛЕМЕНТИ ЦИФРОВИХ І МІКРОПРОЦЕСОРНИХ ПРИСТРОЇВ

Ціль роботи: вивчення роботи семисегментних індикаторів, шифраторів, дешифраторів, а також їх застосування у цифрових та мікропроцесорних пристроях.

5.1. Основні відомості

Будь-яка мікропроцесорна система реалізує п'ять основних етапів перетворення інформації: введення вихідної інформації, обробка (виконання логічних, арифметичних та інших операцій), управління процесом обробки, зберігання та виведення результатів.

У найпростішій цифровій системі, представлений на рисунку 5.1., функцію введення інформації виконує кнопкова клавіатура, з допомогою якої здійснюється введення чисельної чи символічної інформації (цифр, літер та інших символів).

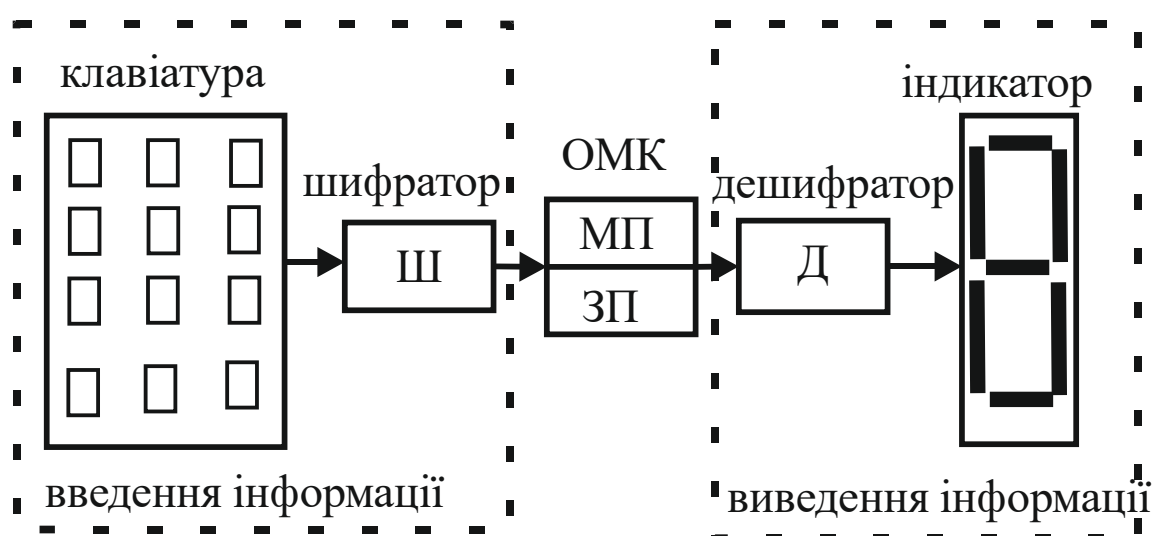


Рисунок 5.1. Найпростіша цифрова система

Для формування двійкового коду, що вводиться в однокристальний мікрокомп'ютер (ОМК) при натисканні відповідної клавіші на клавіатурі, застосовується цифровий пристрій, який називається шифратором (Ш). Обробка та управління процесом обробки інформації здійснюється мікропроцесором (МП), що входить до складу мікрокомп'ютера. Зберігання вихідних даних, проміжних і

кінцевих результатів, а також програм, за якими відбувається обробка інформації, здійснюється пристроєм, що запам'ятовує (ЗП), що входить також до складу мікрокомп'ютера. Виведення інформації здійснюється на семисегментний світлодіодний індикатор.

Відображення відповідного символу (цифри або літери) на семисегментному індикаторі здійснюється при подачі на його входи семирозрядного керуючого двійкового коду, який формується цифровим пристроєм, що називається дешифратором (Д). Дешифратор виконує перетворення двійкової інформації на виході мікрокомп'ютера у спеціальний двійковий код семисегментного індикатора, що відповідає символу, що відображається.

Семисегментний індикатор – це світлодіодна матриця, що складається з семи світлодіодів із загальним анодом або катодом в одному корпусі. На рисунку 5.2. показаний зовнішній вигляд та схеми підключення світлодіодного індикатора АЛС320. Різні комбінації сегментів, що світяться, що забезпечуються зовнішньою комутацією, дозволяють відтворити цифри від 0 до 9 і деякі символи. У 8-сегментних індикаторах (АЛС321) восьмий сегмент відображає десяткову точку.

Шифратор (кодер) – це комбінаційний логічний пристрій, що виробляє на виходах паралельний двійковий код під час подачі сигналу тільки один який-небудь його вхід. Такий кодуєчий пристрій застосовується для перетворення символів певного коду в n-розрядний двійковий код. Число інформаційних входів шифратора дорівнює числу символів, що перетворюються (клавіші клавіатури) і задовольняє умові

$$N_{\text{вх}} = 2n, \quad (5.1.)$$

де n - число інформаційних виходів. Розрядність шифратора відповідає розрядності вихідного двійкового коду. 4-розрядний шифратор дозволяє отримати шістнадцять ($2^4=16$) варіантів вихідного двійкового коду, достатніх для перетворення шістнадцяткових цифр від 0 до F.

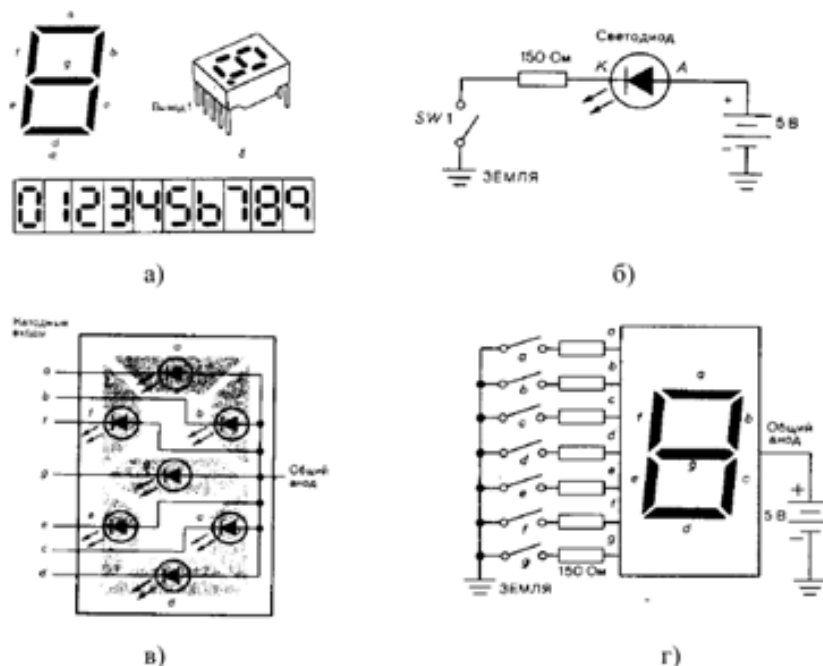


Рисунок 5.2. Зовнішній вигляд та схеми підключення світлодіодного індикатора АЛС320

Дешифратор (декодер) – це комбінаційний логічний пристрій, який з появою на входах паралельного двійкового коду виробляє вихідний сигнал одному з виходів. Як правило, номер виходу, на якому з'являється вихідний сигнал, відповідає певному двійковому вхідному коду. Такий декодуючий пристрій застосовується для розпізнавання вхідних двійкових кодів і перетворення двійкового коду інші види кодів, наприклад, семисегментний код для управління семисегментними індикаторами. Число входів дешифратора дорівнює кількості розрядів вхідного двійкового коду, а число виходів визначається виразом

$$N_{\text{вих}}=2n, \quad (5.2.)$$

де n – число інформаційних входів.

Повний двійковий дешифратор має $2n$ виходи. Розрядність дешифратора визначається розрядністю вхідного коду. Так повний 4-розрядний дешифратор має чотири входи та шістнадцять виходів.

У цій роботі розглядається підключення семисегментних індикаторів та управління процесами введення та відображення інформації. Дослідження роботи

конкретних схем виконується на комп'ютері з використанням моделюючої програми Electronics Workbench (EWB).

5.2. Порядок виконання роботи:

1). Спочатку треба вивчити роботу світлодіодного індикатора, дешифратора-формувавця семисегментного коду та шифратора. Для цього визначте двійковий та семисегментний коди. Результати запишіть до відповідних граф таблиці 5.1.

Таблиця 5.1. Двійковий та семисегментний коди

варіант завдання	1	2	3	4	5	6	7	8	9
семисегментний код									
двійковий код									

2). Схема включення семисегментного індикатора. Після завантаження файлу Indicator.EWB на екрані монітора в робочій області програми EWB з'являться схеми підключення семисегментного індикатора до генератора двійкового коду (Word Generator) та джерела постійної напруги +5 В (рисунок 5.3).

У схемі на рисунку 5.3,а генератор двійкового коду виробляє на виходах X7, ..., X1 двійковий код, що збільшується на 1 при кожному натисканні покажчиком «миші» кнопки «Step», і подається на входи індикатора. У покроковому режимі можна подати на індикатор $2^7=128$ семирозрядних двійкових кодів (від 0000000_2 до 1111111_2) і побачити відповідну інформацію, що відображається ним.

У схемі на рисунку 5.3,б під дією напруги, що подається від шини +5 В на окремі входи індикатора через керовані ключі X1 ... X7 можна змусити світитися

4). За допомогою ключів X1 ... X7 подайте на індикатор двійкові коди з таблиці 5.2. і переконайтеся у правильності відображення інформації та виконання попереднього завдання.

5). Схема включення індикатора із дешифратором-формувавцем семисегментного коду (файл Decoder.EWB).

Після завантаження файлу Decoder.EWB на екрані монітора в робочій області програми EWB з'явиться схема підключення індикатора до дешифратора-формувача, що перетворює двійковий код семисегментний код індикатора для відображення десяткових цифр (рисунок 5.4).

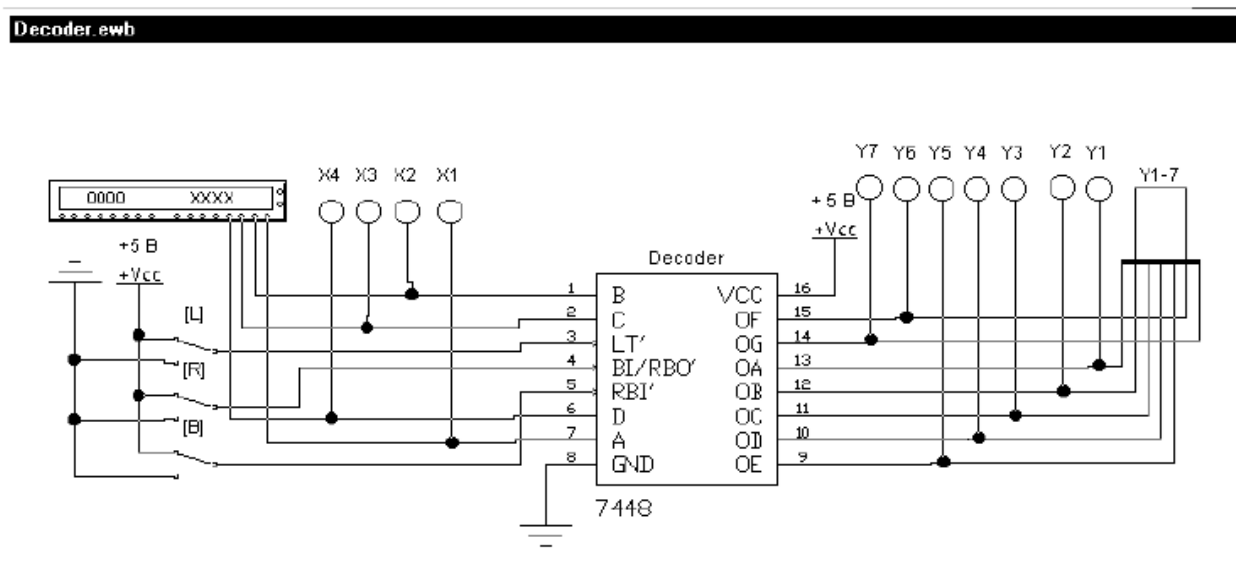


Рисунок 5.4. Схема підключення індикатора до дешифратора-формувача

На рисунку 5.4. наведено схему для дослідження спільної роботи генератора двійкового коду, мікросхеми дешифратора 7448 і семисегментного індикатора.

Мікросхема К155ИД1 є аналогом мікросхеми 7447А, умовне позначення якої показано на рисунку 5.5,а. Мікросхеми К155ИД1 і 7447А мають інверсні входи та виходи на відміну від мікросхеми 7448. Двійковий код подається на інформаційні входи А, В, С, D. Вхід LT використовується для активізації всіх виходів дешифратора – при подачі на нього низької напруги на індикаторі незалежно від коду на інформаційних входах. Входи RBI та BI/RBO – входи «гасіння» –

7). У циклічному режимі генератора вхідних кодів перевірте роботу дешифратора при подачі по черзі на його керуючі входи (LT, RBI і BI/RBO) низької напруги.

8). Перевірте результат попереднього завдання.

9). Схема відображення інформації, що вводиться із цифрової клавіатури (файл Coder.EWB).

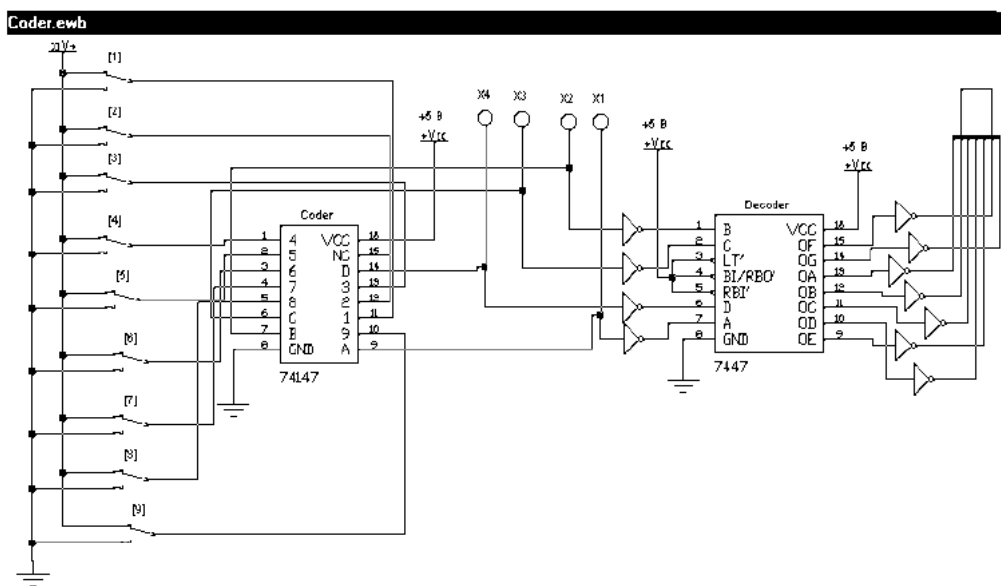


Рисунок 5.6. Схема відображення інформації, що вводиться із цифрової клавіатури

Після завантаження файлу Coder.EWB на екрані монітора в робочій області програми EWB з'явиться схема включення цифрової клавіатури (ключі 1 ... 9), шифратора (мікросхема 74147), дешифратора-формувача (мікросхема 7447) та семисегментного.

Мікросхема 74147 – пріоритетний шифратор має дев'ять входів 1...9 і формує вихідний двійковий код на чотирьох виходах A, B, C, D. Входи та виходи - інверсні (активний сигнал – низький рівень напруги). Адресні входи – пріоритетні, вищий пріоритет – біля входу 9 .

Пріоритет входів виявляється в тому, що при подачі активного сигналу на кілька входів активізується (відгукується) вхід з великим пріоритетом. Нуль

кодується на виході, коли всі дев'ять входів подано напруга високого рівня, тому нульового входу немає. Аналогом мікросхеми 74147 є мікросхема K155ИВ3, умовне позначення якої показано на рисунку 5.7.

При натисканні будь-якої клавіші цифрової клавіатури комп'ютера відбувається замикання ключа з відповідним номером (1 ... 9) на шину «земля» (низький рівень напруги), і на один із входів мікросхеми 74147 подається сигнал низького рівня (логічний нуль).

Вихідний двійковий код шифратора відображається індикаторами X4, X3, X2, X1 і подається через інвертори на входи дешифратора-формувача, який перетворює отриманий двійковий код керування семисегментного індикатора. З виходів дешифратора семисегментний код через інвертори подається на індикатор, на якому висвічується цифра, що відповідає натиснутій клавіші цифрової клавіатури (номеру ключа замкнутому на заземлену шину).

10). По черзі натискаючи клавіші цифрової клавіатури комп'ютера, встановіть усі ключі у вихідний стан – замкніть їх на шину +5 В. При цьому на індикаторі має висвітитися нуль.

11). По черзі натискайте клавіші цифрової клавіатури в послідовності 1, 2, 3, 4, 5, 6, 7, 8, 9, заповнюючи після кожного натискання таблицю стану шифратора (таблиця 5.4). Після натискання клавіші «9» усі ключі будуть замкнуті на шину «земля», а на індикаторі висвічуватиметься цифра «9». У цьому виявляється найвищий пріоритет дев'ятого входу шифратора – при замкнутому ключі «9» на шину «земля» натискання у будь-якій послідовності клавіш 1, 2, 3, 4, 5, 6, 7, 8 не змінить вихідного коду шифратора та стану індикатора.

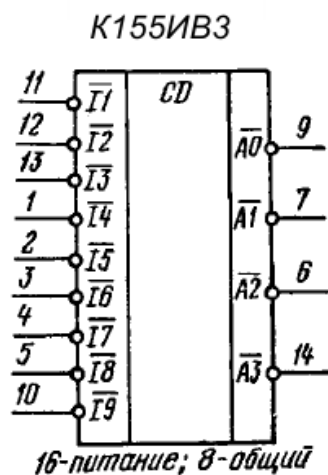


Рисунок 5.7. Умовне позначення мікросхеми К155ИВ3

Таблица 5.4. Стан шифратора

Номер ключа	Входы									Выходы				Символ индикатора
	1	2	3	4	5	6	7	8	9	D	C	B	A	
0	В	В	В	В	В	В	В	В	В					
1	Н	В	В	В	В	В	В	В	В					
...														
9														

Примітка: В – високий та Н – низький рівень напруги.

5.3. Контрольні питання

1. Які пристрої називають комбінаційними?
2. Як описується робота комбінаційних пристроїв?
3. Що таке дешифратор та як він працює?
4. Що розуміють під поняттям семисегментний код?
5. Як влаштований світлодіодний індикатор та як він підключається для відображення інформації.
6. Що таке шифратор та як він працює?
7. Які особливості має пріоритетний шифратор?
8. Які бувають різновиди дешифраторів?

6. ОПЕРАТИВНИЙ ЗАПАМ'ЯТОВУЮЧИЙ ПРИСТРІЙ.

Ціль роботи: Вивчення призначення та функцій оперативного запам'ятовуючого пристрою. Знайомство з принципом роботи оперативного запам'ятовуючого пристрою.

6.1. Основні відомості

Оперативний запам'ятовуючий пристрій (ОЗП) є невід'ємною частиною мікропроцесорних систем різного призначення. ОЗП поділяються на два класи: статичні та динамічні. У статичних ОЗП запам'ятовування інформації проводиться на тригерах, а динамічних – на конденсаторах ємністю 0,5 пФ. Тривалість зберігання інформації у статичних ОЗП не обмежена, тоді як у динамічних ОЗП вона обмежена часом саморозряду конденсатора, що потребує спеціальних засобів регенерації та додаткових витрат часу на цей процес.

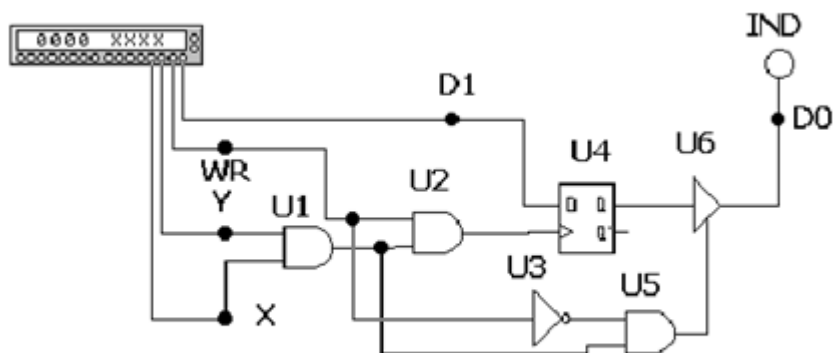


Рисунок 6.1. Осередок статичного ОЗП на D-тригері та допоміжних логічних елементах

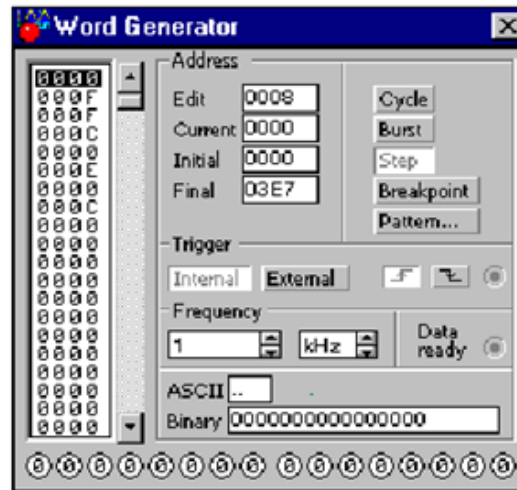


Рисунок 6.2. Вигляд використовуваного генератора слова

На рисунку 6.1. показано осередок статичного ОЗП на D-тригері та допоміжних логічних елементах. Інформаційний вхід комірки підключений до шини даних D1 одного з розрядів, її вихід – до відповідної шини D0 через елемент із трьома станами U6. Осередок вибирається сигналами Y=1, X=1, що надходять з дешифратора адреси. При записі в комірку пам'яті на D1 встановлюється 1 або 0 на вході WR/RD' – сигнал 1, в результаті чого спрацьовують елементи 2I U1, U2. Позитивний перепад сигналу з елемента U2 надходить на тактовий вхід D-тригера U4 і записується 1 або 0 в залежності від рівня сигналу на його D-вході. При читанні на вході WR/RD' встановлюється 0, при цьому спрацьовують елементи U1, U3, U5 і на вхід «дозвол виходу» буферного елемента U6 надходить роздільна здатність сигналу, в результаті чого сигнал з Q-виходу D-тригера передається на розрядну шину D0, стан якою індикується логічним пробником IND. Для перевірки функціонування комірки пам'яті використовується генератор слова (рисунок 6.2), вихідний код якого відповідає зазначеним режимам роботи комірки.

Зауважимо, що пристрої статичного типу, що запам'ятовують, відрізняються високою швидкодією і в комп'ютерах використовуються як так звана кеш-пам'ять.

6.3. Контрольні питання та завдання

1. Які типи пам'яті є?

2. Чим відрізняється динамічна пам'ять від статичної?
3. Змоделюйте та проаналізуйте роботу ОЗП, схема якого наведена вище.

Література:

1. Новацький А.О. Програмування мікроконтролерів родини AVR : Навчальний посібник. – Київ : КПІ, 2013. – 109 с.
2. Руководство пользователя программы ISIS Proteus VSM. / Радио-Ежегодник, 2013, Вып. 24., – 443 с.
3. Прокопенко В.С. Программирование микроконтроллеров Atmel на языке С. – Київ : МК-Пресс, 2012. – 320 с.
4. ДСТУ 3008:2015. Звіти у сфері науки і техніки. Структура та правила оформлювання. – Київ : УкрНДНЦ, 2016. – 31 с.
5. ДСТУ ISO 5807:2016 Обробляння інформації. Символи та угоди щодо документації стосовно даних, програм та системних блок-схем, схем мережевих програм та схем системних ресурсів (ISO 5807:1985, IDT). – Київ : УкрНДНЦ, 2016. – 18 с.
6. 8-bit ATmega8 / Dataheet Rev. 2486AA–AVR–02/2013. – San Jose, CA : Atmel Corporation, 2013. – 331 с.

Навчальне видання

МЕТОДИЧНІ ВКАЗІВКИ

до виконання лабораторних робіт із дисципліни

«МІКРОПРОЦЕСОРНА ТЕХНІКА»

(для студентів денної форми навчання спеціальності 141 «Електроенергетика,
електротехніка і електромеханіка»)

Укладач:
Ж.Г. САМОЙЛОВА

Оригінал-макет *Ж.Г. Самойлова*

Підписано до друку 10.03.2023.

Формат 60x84 ¹/₁₆. Папір типогр. Гарнітура Times.

Друк офсетний. Умов. друк. арк. _____. Обл.-вид. арк. _____.
Тираж ____ екз. Вид. № _____. Замов. № _____. Ціна договірна.

**Видавництво Східноукраїнського національного університету
імені Володимира Даля**

Свідоцтво про реєстрацію: серія ДК № 1620 від 18.12.03 р.

Адреса університета: вул. Іоанна Павла 2, 17

м. Київ, 01042, Україна

e-mail: vidavnictvoSNU.ua@gmail.com.